

BỘ GIÁO DỤC VÀ ĐÀO TẠO
TRƯỜNG ĐẠI HỌC NAM CẦN THƠ

GIÁO TRÌNH
KIẾN TRÚC MÁY TÍNH
(COMPUTER ARCHITECTURE)

Các ngành thuộc các nhóm ngành:
Máy tính, Công nghệ thông tin,
CN KT Điện, Điện tử và Viễn thông

CHỦ BIÊN

ThS. GVC. Đoàn Hòa Minh

Cần Thơ, tháng 5 năm 2024

Lưu hành nội bộ

BỘ GIÁO DỤC VÀ ĐÀO TẠO
TRƯỜNG ĐẠI HỌC NAM CẦN THƠ

GIÁO TRÌNH
KIẾN TRÚC MÁY TÍNH
(COMPUTER ARCHITECTURE)

Các ngành thuộc các nhóm ngành:
Máy tính, Công nghệ thông tin
CN KT Điện, Điện tử và Viễn thông

CHỦ BIÊN

ThS. GVC. Đoàn Hòa Minh

THÀNH VIÊN BIÊN SOẠN

ThS. GVC. Đoàn Hòa Minh

Cần Thơ, tháng 5 năm 2024

Lưu hành nội bộ

LỜI NÓI ĐẦU

Giáo trình được biên soạn nhằm phục vụ giảng dạy, học tập và nghiên cứu học phần Kiến trúc máy tính bậc đại học cho các ngành thuộc các nhóm ngành Máy tính, Công nghệ thông tin, Công nghệ kỹ thuật điện, điện tử và viễn thông và Kỹ thuật điện, điện tử và viễn thông, trong đó có ngành Công nghệ kỹ thuật bán dẫn. Nội dung được trình bày khá chi tiết bao gồm bảy chương như sau:

Chương 1: Giới thiệu chung, trình bày các khái niệm cơ bản về máy tính điện tử và kiến trúc máy tính, phân biệt giữa kiến trúc CISC (Complex Instruction Set Computer) và kiến trúc RISC (Reduced Instruction Set Computer), phân loại máy tính, lịch sử và sự phát triển của máy tính qua các thế hệ. Chương này cũng trình bày các phương thức đánh giá hiệu suất của máy tính và thành quả mà máy tính đem lại cho con người. Đây là các kiến thức cơ bản, cần thiết để tiếp tục học tập và nghiên cứu sâu hơn về máy tính trong các chương sau.

Chương 2: Số học cho máy tính, trình bày về các hệ thống số, cách mã hóa và lưu trữ dữ liệu trên máy tính, cách biểu diễn các số và thực hiện các phép toán trong hệ nhị phân với số nguyên, số biểu diễn bằng mã BCD, số dấu phẩy động. Cách biểu diễn ký tự với các bảng mã cũng được trình bày. Chương này là cơ sở để học tập và nghiên cứu các chương sau.

Chương 3: Hệ thống máy tính, trình bày các vấn đề cơ bản về máy tính bao gồm các mô hình, các thành phần của máy tính. Trong đó mô hình Von Neumann và Harvard giúp hiểu rõ nguyên tắc hoạt động của máy tính, mô hình phân lớp giúp hiểu rõ mối quan hệ giữa phần cứng máy tính và các mức ngôn ngữ máy, ngôn ngữ Assembly và mức ngôn ngữ cấp cao. Các thành phần của máy tính gồm CPU, bộ nhớ chính, các thiết bị vào ra và hệ thống bus cũng được giới thiệu. Các nguyên tắc hoạt động của máy tính bao gồm nguyên tắc thực hiện chương trình, định dạng lệnh mã máy, cách định vị và lấy toán hạng cho các lệnh, đặc biệt là trong kiến trúc RISC, vị trí toán hạng và kiến trúc bộ lệnh mã máy của CPU, cách nạp toán hạng từ bộ nhớ lên thanh ghi hoặc lưu từ thanh ghi vào bộ nhớ, diễn tiến thi hành một lệnh mã máy. Trong chương này cũng trình bày nguyên tắc thực hiện các hoạt động vào ra. Chương này rất quan trọng trong việc nắm được cơ chế hoạt động cũng như cài đặt chương trình cho máy tính.

Chương 4: Bộ xử lý trung tâm (Central Processing Unit – CPU), trình bày cấu tạo cơ bản của CPU gồm bộ phận thi hành lệnh và bộ phận điều khiển. Việc thiết kế CPU phải dựa trên kiến trúc phần mềm của máy tính, trong đó chủ yếu là kiến trúc phần mềm của bộ xử lý, bao gồm các thiết kế về: tập lệnh, dạng các lệnh và các kiểu định vị. Chương này sẽ giới thiệu sơ lược nguyên lý cấu tạo của CPU theo kiến trúc CISC, kiến trúc cổ điển, sau đó, sẽ tập trung vào nguyên lý cấu tạo và nguyên tắc hoạt động của CPU trong kiến trúc RISC, kiến trúc hiện đại. Đã có quá nhiều CPU được xây dựng trên các kiến trúc khác nhau với các tập lệnh mã máy khác nhau. Vì vậy, về cấu trúc và nguyên tắc hoạt động của CPU thì sẽ được

giới thiệu chung, về tập lệnh thì chọn các kiến trúc lệnh tiêu biểu để trình bày. Chương này cũng sẽ trình bày các kỹ thuật làm tăng tốc độ thực hiện lệnh của CPU như kỹ thuật ống dẫn (pipelining), kỹ thuật siêu vô hướng (superscalar), kỹ thuật lệnh thật dài (very long instruction), kỹ thuật máy tính vector. Các kỹ thuật tiên tiến này có thể áp dụng đồng thời và kiến trúc tiêu biểu được giới thiệu là kiến trúc Intel 64 bit (IA-64).

Chương 5: Bộ nhớ máy tính, trình bày khái niệm về bộ nhớ và hệ thống các cấp bộ nhớ của máy tính. Trước tiên sẽ giới thiệu về các đặc trưng của bộ nhớ, phân loại bộ nhớ, nguyên lý cấu tạo và nguyên tắc hoạt động của các loại bộ nhớ. Trên cơ sở đó, thực hiện phân tích vai trò và cách vận hành của các cấp bộ nhớ trong hệ thống máy tính, bao gồm: bộ nhớ cache, bộ nhớ chính và bộ nhớ ảo. Thông qua đó sẽ đánh giá vai trò và hiệu quả hoạt động của các cấp bộ nhớ máy tính.

Chương 6: Hệ thống vào ra, chương này sẽ giới thiệu chung về các thiết bị vào ra, các bộ phận chính để kết nối thiết bị ngoại vi với CPU và bộ nhớ chính, các phương pháp ghép nối và điều khiển thiết bị ngoại vi. Giới thiệu cụ thể về một số bộ nhớ ngoài và giới thiệu về kỹ thuật lưu trữ an toàn thông tin trong đĩa từ dùng mảng đĩa từ, được gọi là hệ thống đĩa dự phòng (RAID).

Chương 7: Kiến trúc máy tính tiên tiến, trong thế hệ máy tính hiện đại, tính năng kỹ thuật và hiệu suất của máy tính tăng rất nhanh, nhờ vào mật độ tích hợp tích hợp trên chip bán dẫn tăng rất cao, kết hợp với kỹ thuật song song và nhiều công nghệ mới. Chương này sẽ trình bày cách phân loại mới về kiến trúc máy tính của Flynn và các xu hướng phát triển của máy tính hiện nay.

Về tài liệu tham khảo, chúng tôi chủ yếu tham khảo các tài liệu mới xuất bản. Tuy nhiên, chúng tôi cũng có tham khảo một vài tài liệu đã xuất bản trên 10 năm, đặc biệt có tài liệu đã xuất bản từ năm 1999, đã 25 năm. Lý do là vì lịch sử phát triển của máy tính được chia thành các thế hệ, thế hệ thứ tư bắt đầu từ 1980 đến nay đã trải qua 44 năm mà chưa xác định được khi nào sẽ chuyển qua thế hệ thứ năm. Có nghĩa là kiến trúc máy tính đã không thay đổi về mặt nguyên lý cấu tạo và nguyên tắc hoạt động, chỉ có sự phát triển về mặt công nghệ và kỹ thuật, theo đó hiệu suất, hiệu quả và ứng dụng của máy tính tăng mạnh mẽ.

Giáo trình được trình bày khá chi tiết, nhưng sẽ không tránh được thiếu sót, mong được sự góp ý bổ sung quý thầy cô, sinh viên và bạn đọc.

Cần Thơ, tháng 5 năm 2024

Tác giả

Đoàn Hòa Minh

MỤC LỤC

Chương 1: GIỚI THIỆU	1
1.1. MÁY TÍNH VÀ PHÂN LOẠI MÁY TÍNH	1
1.1.1. Khái niệm máy tính	1
1.1.2. Các cách phân loại máy tính.	1
1.2 KIẾN TRÚC MÁY TÍNH	3
1.2.1 Khái niệm kiến trúc máy tính (Computer architecture).....	3
1.2.2 Kiến trúc CISC và kiến trúc RISC.....	5
1.3 SỰ PHÁT TRIỂN CỦA MÁY TÍNH	7
1.3.1 Các thế hệ máy tính.....	7
1.3.2 Tiền thân của thế hệ máy tính đầu tiên	8
1.3.3 Thế hệ máy tính thứ nhất (1946-1957).....	8
1.3.4 Thế hệ máy tính thứ hai (1958-1964)	11
1.3.5 Thế hệ máy tính thứ ba (1965-1980)	12
1.3.6 Thế hệ máy tính thứ tư (1980 - nay)	13
1.3.7 Sự phát triển của máy tính thương mại	14
1.3.8 Sự phát triển của điện toán nhúng	18
1.4 HIỆU SUẤT VÀ THÀNH QUẢ CỦA MÁY TÍNH	18
1.4.1. Đánh giá hiệu suất của máy tính.....	19
1.4.2 Đánh giá thành quả của máy tính	28
1.4.3. Qui luật Moore về sự phát triển của máy tính	29
CÂU HỎI ÔN TẬP	30
BÀI TẬP	31
Chương 2: SỐ HỌC CHO MÁY TÍNH	33
2.1 CÁC HỆ THỐNG SỐ ĐẾM CƠ BẢN	33
2.1.1 Hệ thống số:.....	33
2.1.2 Hệ thập phân.	34
2.1.3 Hệ nhị phân.....	34
2.1.4 Hệ bát phân (Octal)	35
2.1.5 Hệ thập lục phân (Hexadecimal)	35
2.2 MÃ HÓA VÀ LƯU TRỮ DỮ LIỆU TRONG MÁY TÍNH	35
2.2.1 Nguyên tắc chung.....	35
2.2.2 Thứ tự lưu trữ các byte trong bộ nhớ chính.....	39
2.3 BIỂU DIỄN SỐ TRONG HỆ NHỊ PHÂN	40
2.3.1 Chuyển đổi từ số thập phân sang nhị phân	40
2.3.2 Biểu diễn các số nguyên trong hệ nhị phân	41
2.3.3 Biểu diễn số bằng mã BCD (Binary Coded Decimal)	44
2.4 CÁC PHÉP TOÁN SỐ HỌC VỚI SỐ NGUYÊN.	45
2.4.1 Phép cộng số nguyên không dấu	46
2.4.2 Phép đảo dấu.....	46
2.4.3 Phép cộng số nguyên có dấu	47
2.4.4 Nguyên tắc thực hiện phép trừ	48

2.4.5 Phép nhân số nguyên	48
2.4.6 Phép chia	53
2.5 BIỂU DIỄN SỐ DẤU CHẤM ĐỘNG.....	58
2.5.1 Phạm vi và độ chính xác của số dấu chấm cố định	58
2.5.2 Biểu diễn một số với dấu chấm động	58
2.5.3 Chuẩn IEEE754.....	59
2.5.3 Thực hiện phép toán dấu chấm động.	63
2.6 BIỂU DIỄN KÝ TỰ	66
2.6.1 Bộ mã ASCII	66
3.5.1 Bộ mã hợp nhất Unicode	67
CÂU HỎI ÔN TẬP	68
BÀI TẬP	68
Chương 3: HỆ THỐNG MÁY TÍNH	70
3.1 CÁC THÀNH PHẦN CỦA MÁY TÍNH.....	70
3.1.1 Các mô hình máy tính.....	70
3.1.2 Các thành phần của máy tính	76
3.2 HOẠT ĐỘNG CỦA MÁY TÍNH.....	78
3.2.1 Thực hiện chương trình	78
3.2.2. Diễn tiến thi hành lệnh mã máy.....	87
3.3 LIÊN KẾT HỆ THỐNG.....	90
3.3.1 Luồng thông tin trong máy tính.....	90
3.3.2. Cấu trúc bus	93
3.3.3. Phân cấp các loại bus trong máy tính.....	94
3.3.4. Các vấn đề về bus.....	97
CÂU HỎI ÔN TẬP	103
BÀI TẬP	104
Chương 4: BỘ XỬ LÝ TRUNG TÂM.....	105
4.1 CẤU TRÚC CƠ BẢN CỦA CPU (CPU: Central Processor Unit).....	105
4.1.1 Đường dữ liệu (data path).....	106
4.1.2 Bộ điều khiển.....	109
4.2 TẬP LỆNH CỦA CPU	112
4.2.1 Cú pháp của lệnh hợp ngữ	113
4.2.2 Các nhóm lệnh phổ biến	114
4.3 KỸ THUẬT ỐNG DẪN (PIPELINING).....	120
4.3.1 Kỹ thuật ống dẫn cơ bản	120
4.3.2 Các khó khăn trong kỹ thuật ống dẫn	123
4.4 KIẾN TRÚC CỦA BỘ XỬ LÝ TIỀN TIẾN.....	125
4.4.1 Kỹ thuật siêu ống dẫn	125
4.4.2 Kỹ thuật siêu vô hướng và siêu phân luồng (hyper threading)	126
4.4.3 Máy tính có lệnh thật dài (VLIW - Very Long Instruction Word)	127
4.4.4 Máy tính vector.....	127
4.5 KIẾN TRÚC INTEL – IA-64	127

4.5.1	Đặc trưng của kiến trúc IA-64.....	128
4.5.2	Định dạng lệnh trong kiến trúc IA-64	128
	CÂU HỎI ÔN TẬP	130
	BÀI TẬP	131
	Chương 5: BỘ NHỚ MÁY TÍNH.....	134
	5.1. TỔNG QUAN VỀ HỆ THỐNG NHỚ	134
5.1.1	Các đặc trưng của hệ thống nhớ	134
5.1.2	Các ngõ vào ra của một chip nhớ.....	136
	5.2 CÁC LOẠI BỘ NHỚ	138
5.2.1	Bộ nhớ RAM (Random Access Memory)	138
5.2.2	Bộ nhớ ROM (Read Only Memory)	140
	5.3 PHÂN CẤP HỆ THỐNG NHỚ	142
	5.4 BỘ NHỚ ĐỆM NHANH (Cache memory).....	144
5.4.1	Nguyên tắc chung của cache.	144
5.4.2	Hiệu quả của cache.....	153
5.4.3	Cache duy nhất và cache riêng lẻ	154
5.4.4	Các mức cache	154
5.4.5	Cache trên các bộ xử lý Intel.....	155
	5.4 BỘ NHỚ CHÍNH (MAIN MEMORY).....	158
5.4.1	Các đặc trưng cơ bản.	158
5.4.2	Tổ chức bộ nhớ đan xen (interleaved memory)	158
	5.6 BỘ NHỚ ẢO (Virtual Memory).....	160
5.6.1	Khái niệm	160
5.6.2	Tổ chức bộ nhớ ảo.....	160
5.6.3	Bảo vệ các tiến trình bằng cách dùng bộ nhớ ảo.....	164
	5.7. HỆ THỐNG NHỚ TRÊN PC HIỆN NAY.....	165
5.7.1	BIOS và UEFI (Unified Extensible Firmware Interface)	165
5.7.2	Bộ nhớ cache	166
5.7.3	Bộ nhớ chính.....	166
5.7.4	RAM đồ họa	168
	CÂU HỎI ÔN TẬP	168
	BÀI TẬP	169
	Chương 6: HỆ THỐNG VÀO RA	172
	6.1. TỔNG QUAN.....	172
	6.2. CÁC PHƯƠNG PHÁP ĐIỀU KHIỂN VÀO RA	172
	6.3. GHÉP NỐI THIẾT BỊ VÀO RA	173
6.3.1	Mô hình hệ thống vào ra	173
6.3.2	Mô đun vào ra.....	174
6.3.3	Các phương pháp điều khiển vào ra.....	177
	6.4 CÁC LOẠI BỘ NHỚ NGOÀI.....	183
6.4.1	Đĩa từ (Hard Disk Drive - HDD).....	183
6.4.2	Đĩa quang	188

6.4.3	Đĩa bán dẫn (Solid State Disk – SSD)	191
6.4.4	Lưu trữ an toàn thông tin trong đĩa từ	192
	CÂU HỎI ÔN TẬP	197
	Chương 7: KIẾN TRÚC MÁY TÍNH TIÊN TIẾN	198
	7.1. PHÂN LOẠI KIẾN TRÚC MÁY TÍNH CỦA MICHAEL FLYNN.....	198
7.1.1	SISD (Single Instructions Stream, Single Data Stream)	198
7.1.2	SIMD (Single Instructions Stream, Multiple Data Stream)	198
7.1.3	MISD (Multiple Instructions Stream, Single Data Stream)	199
7.1.4	MIMD (Multiple Instruction Stream, Multiple Data Stream)	199
	7.2 CÁC CẤU TRÚC SONG SONG THÔNG DỤNG.....	199
7.2.1	Hệ thống đa xử lý đối xứng SMP (Symmetric Multiprocessors).....	199
7.2.2	Hệ thống đa xử lý truy cập bộ nhớ không đồng nhất NUMA	200
7.2.3	Hệ thống đa cluster.....	200
	7.3. XU HƯỚNG PHÁT TRIỂN CỦA MÁY TÍNH	202
	CÂU HỎI ÔN TẬP	204
	TÀI LIỆU THAM KHẢO.....	205

DANH MỤC HÌNH

Hình 1.1 Sơ đồ khối các bộ phận cơ bản của phần cứng máy tính.....	1
Hình 1.2: Desktop và Laptop computer	2
Hình 1.3 Mô hình định vị của các toán hạng	4
Hình 1.4. Máy tính cơ học của Pascal.....	8
Hình 1.5. Đèn điện tử	9
Hình 1.6. Rờ le điện tử và mô hình nguyên lý	9
Hình 1.7. ENIAC, máy tính điện tử đa năng đầu tiên trên thế giới.....	10
Hình 1.8: Transistor, mạch in, nhớ nhớ kiểu xuyên từ	11
Hình 1.9. Mạch phân cực cơ bản cho một transistor loại NPN	11
Hình 1.10. UNIVAC I.....	14
Hình 1.11. Máy tính IBM System/360.....	15
Hình 1.12. Cray-1.....	16
Hình 1.13. Apple IIc Plus.....	17
Hình 1.14. Xerox Alto	18
Hình 1.15. Nguyên lý tạo xung đồng hồ	20
Hình 1.16: Chu kỳ xung clock và tần số xung cloc	20
Hình 1.17. Speedup của 1 chương trình dụng nhiều bộ xử lý	26
Hình 1.18. Sự tăng của mật độ tích hợp.....	27
Hình 1.19. Biểu đồ minh họa sự gia tăng tần số xung đồng hồ.....	28
Hình 1.20. Sự tăng trưởng của các loại máy tính	29
Hình 2.1 Biến đổi đổi tín hiệu tương tự thành tín hiệu số và ngược lại.....	37
Hình 2.2 Sự áp xạ điện áp đến bit.....	37
Hình 2.3 Minh họa hai cách sắp các Byte trong bộ nhớ.....	39
Hình 2.4 Biểu diễn bằng số thừa K.....	43
Hình 2.5 Phép cộng nhị phân, mang số nhớ từ phải sang trái	46
Hình 2.6 Ví dụ về phép cộng nhị phân không dấu.....	46
Hình 2.7 Minh họa phép đảo dấu	47
Hình 2.8 minh họa cho phép cộng số nguyên có dấu.....	47
Hình 2.9 Minh học phép trừ số nguyên.....	48
Hình 2.10 Điều kiện tràn số của phép cộng và phép trừ.....	48
Hình 2.11 minh họa phép nhân của 2 số nguyên.....	49
Hình 2.12 Bộ nhân tuần tự	49
Hình 2.13 Sơ đồ thuật toán của bộ nhân tuần tự.....	50
Hình 2.14 Bộ nhân tuần tự cải tiến.....	52
Hình 3.15 Lưu đồ thuật toán của bộ nhân tuần tự cải tiến.....	52
Hình 2.16 Minh họa phép chia.....	54
Hình 2.17 Bộ chia tuần tự	54
Hình 1.18 Lưu đồ thuật toán của bộ chia tuần tự	55
Hình 2.19 Bộ chia tuần tự cải tiến.....	56

Hình 2.20 Biểu diễn số chấm động cơ số 10.....	59
Hình 2.2.a Biểu diễn số có dấu chấm động chính xác đơn với 32 bit	60
Hình 2.21.b Biểu diễn số có dấu chấm động chính xác kép với 64 bit.....	60
Hình 2.22 Ví dụ về số dấu phẩy động IEEE 754.....	61
Hình 2.23 Lưu đồ thuật toán của phép nhân dấu chấm động	64
Hình 2.24 Lưu đồ thuật toán của cộng dấu chấm động.....	65
Hình 2.25 Bộ cộng số dấu chấm động	66
Hình 2.26 Một phần nhỏ của bảng mã ASCII.....	67
Hình 3.1 Mô hình Von Neumann.....	71
Hình 3.2 Kiến trúc Harvard.....	71
Hình 3.3 Kiến trúc Harvard cache.....	72
Hình 3.4 Các cấp trong hệ thống phân cấp máy tính	73
Hình 3.5: Mô tả quá trình chuyên đổi từ ngôn ngữ cấp cao sang ngôn ngữ máy.....	76
Hình 3.6 Cấu trúc cơ bản của máy tính.....	76
Hình 3.7 Thực hiện lệnh $C = A + B$ cho 4 kiểu kiến trúc bộ lệnh	80
Hình 3.8 Cách nạp một từ máy tính lên thanh ghi.....	82
Hình 3.9 Minh họa kiểu định vị gián tiếp (bộ nhớ).....	83
Hình 3.10 Dạng lệnh trong kiểu định vị thanh ghi-thanh ghi cho vài họ CPU RISC	85
Hình 3.11 Dạng lệnh trong kiểu định vị thanh ghi-tức thì cho vài họ CPU RISC	85
Hình 3.12 Dạng lệnh thâm nhập bộ nhớ trong của vài kiến trúc RISC	86
Hình 3.13 Minh họa các luồng thông tin kết nối với CPU.....	91
Hình 3.14 Minh họa các luồng thông tin kết nối với bộ nhớ chính.....	92
Hình 3.15 Minh họa các luồng thông tin kết nối với bộ phận vào-ra.....	92
Hình 3.16 Hệ thống bus của bộ nhớ	94
Hình 3.17 Sơ đồ cấu trúc của một máy tính điển hình	95
Hình 3.18 Hệ thống bus phân cấp	96
Hình 3.19 Tốc độ dữ liệu của các ngoại vi	98
Hình 3.20 Giảm độ định thời bus đồng bộ.....	100
Hình 3.21 Giảm độ định thời thao tác đọc của bus không đồng bộ	100
Hình 3.22 Giảm độ định thời thao tác ghi của bus không đồng bộ.....	100
Hình 3.23 Cổng kết nối PCI và card mở rộng thiết bị PCI.....	101
Hình 3.24 Trình bày bo mạch chủ (mainboard) tầm trung của GIGABYTE.....	102
Hình 3.25 Các cổng kết nối với thiết bị vào-ra thông dụng	102
Hình 4.1 Cấu trúc cơ bản của CPU.....	105
Hình 4.2 Các ngõ vào ra của bộ ALU	106
Hình 4.3 Cho ví dụ một MUX có 2 ngõ vào	109
Hình 4.4 Sơ đồ nguyên lý của một bộ điều khiển bằng mạch điện.....	110
Hình 4.5 Sơ đồ nguyên lý của một bộ điều khiển vi chương trình.....	111
Hình 4.6 Các thành phần chính của CPU MIPS và kết nối giữa chúng.....	112
Hình 4.6 Minh họa nhóm lệnh dịch chuyển và quay trên thanh ghi.....	116
Hình 4.7 Các giai đoạn khác nhau của nhiều lệnh được thi hành cùng một lúc	120
Hình 4.8 CPU không dùng kỹ thuật ống dẫn và CPU dùng kỹ thuật ống dẫn.....	121
Hình 4.9 Chuỗi lệnh minh họa khó khăn do số liệu.....	123

Hình 4.10 ALU với bộ phận phân cứng đưa kết quả tính toán trở lại ngõ vào.....	124
Hình 4.11 Siêu ống dẫn bậc 2 so với siêu ống dẫn đơn giản.....	125
Hình 4.12 Siêu vô hướng (a) so với kỹ thuật ống dẫn (b).....	126
Hình 4.13 Định danh lệnh trong kiến trúc IA-64.....	129
Hình 5.1 Các ngõ vào ra của bộ nhớ.....	136
Hình 5.2 Sơ đồ bộ nhớ 4kB gồm 4 chip nhớ, mỗi chip 1kB.....	137
Hình 5.3 Minh họa tổ chức bộ nhớ 1 chiều và bộ nhớ 2 chiều.....	138
Hình 5.4 Sơ đồ cấu tạo và sơ đồ mạch tương đương của 1 bit nhớ.....	139
Hình 5.5 Sơ đồ mạch của một bit nhớ trong bộ nhớ SRAM.....	139
Hình 5.6 Minh họa nguyên lý cấu tạo của ROM.....	140
Hình 5.7 Trình bày sơ đồ cấu tạo 1bit nhớ và hình IC nhớ.....	141
Hình 5.8 Cấu trúc hệ thống bộ nhớ phân cấp.....	143
Hình 5.9 Sơ đồ chuyển dữ liệu CPU, cache và bộ nhớ chính.....	145
Hình 5.10: Các thành phần trong một khối của bộ nhớ cache.....	145
Hình 5.11: Tổ chức của bộ nhớ cache.....	145
Hình 5.12 Sơ đồ kết nối bộ nhớ cache.....	146
Hình 5.13 Minh họa cách xếp khối trên cache của ví dụ 5.5.....	148
Hình 5.14 Các trường trong thanh ghi địa chỉ trong ví dụ 5.6.....	150
Hình 5.15 Minh họa trường hợp tương ứng trực tiếp.....	151
Hình 5.16 Minh họa cách sắp xếp lại khối trong chiến thuật khối xưa nhất.....	152
Hình 5.17: Xem hiệu suất sử dụng CPU và dung lượng các bộ nhớ cache.....	156
Hình 5.18 Intel® Core™ i3-1005G1 CPU@1.20GHz.....	157
Hình 5.19 Intel® Core(TM) i5-1021U CPU@1.60GHz.....	157
Hình 5.20 Sơ đồ khối giao tiếp cơ bản giữa bộ nhớ trong và CPU.....	158
Hình 5.21 Một bộ nhớ đa chéo bậc 4 (gồm 4 chip nhớ).....	159
Hình 5.22 Tổ chức bộ nhớ ảo.....	160
Hình 5.23 Minh họa cấu trúc bộ nhớ ảo.....	162
Hình 5.24 Minh họa sự ánh xạ giữa bộ nhớ ảo và bộ nhớ vật lý.....	163
Hình 5.25 Minh họa nguyên tắc tái định vị địa chỉ.....	163
Hình 5.26 DDR2, 533 MHz, chạy ở điện áp thấp (1,8 V) với 240 chân.....	166
Hình 5.27 DDR3 SDRAM, 533 MHz, chạy ở điện áp thấp (1,8 V), 240 chân.....	167
Hình 5.28 DDR4 SDRAM 288 chân.....	167
Hình 6.1 Mô hình của hệ thống vào ra.....	173
Hình 6.2 Cấu trúc chung của các thiết bị vào ra.....	174
Hình 6.3 Sơ đồ khối của mô đun vào ra.....	176
Hình 6.4 Quá trình xử lý ngắt đơn giản.....	181
Hình 6.5 Sơ đồ khối DMA.....	182
Hình 6.6: Cấu tạo của một đĩa cứng.....	184
Hình 6.7: Mật độ ghi dữ liệu trên các loại đĩa cứng.....	185
Hình 6.8 Hình ảnh một ổ đĩa HDD và bộ điều khiển.....	186
Hình 6.9 Các thông số của các HDD tiêu biểu.....	187
Hình 6.10 Các chuẩn giao tiếp.....	188
Hình 6.11 Các ảnh minh họa cấu tạo và nguyên tắc đọc đĩa quang.....	188

Hình 6.12 Các ảnh minh họa về đĩa CD-ROM	189
Hình 6.13 Nguyên tắc ghi, đọc xóa của các loại đĩa DVD	190
Hình 6.14 Minh họa RAID 0	193
Hình 6.15 Minh họa RAID 1	193
Hình 6.16 Minh họa RAID 2	194
Hình 6.17 Minh họa RAID 3	195
Hình 6.18 Minh họa RAID 5	196
Hình 6.19 Minh họa RAID 6	196
Hình 7.1 Máy tính SISD.....	198
Hình 7.2 Máy tính SIMD	198
Hình 7.3 Máy tính MIMD	199
Hình 7.4 Máy tính MIMD kiểu SMP.....	200
Hình 7.5 Máy tính MIMD kiểu cluster	201

DANH MỤC BẢNG

Bảng 1.1. Các thông số kỹ thuật của một số bộ xử lý CISC.....	5
Bảng 1.2. Các thông số kỹ thuật của một số bộ xử lý CISC.....	6
Bảng 1.4. Các yếu tố hiệu suất và thuộc tính hệ thốn.....	22
Bảng 2.1 Một từ 3bit biểu diễn được 8 trạng thái	39
Bảng 2.2 Minh họa các cách biểu diễn 1 số nguyên (số 3 bit).....	44
Bảng 2.3 Bảng mã BCD (Binary Coded Decimal).....	45
Bảng 2-4 Các bước thực hiện giải thuật nhân $0111_2 \times 0110_2$	51
Bảng 2-5 Các bước thực hiện giải thuật nhân $0111_2 \times 0110_2$ cải tiến	53
Bảng 2-6 Các bước thực hiện giải thuật chia cải tiến $0111_2 : 0011_2$	57
Bảng 2.9 Một số dạng mở rộng của chuẩn IEEE 754.....	62
Bảng 3.1 Kiểu định vị của một bộ xử lý có kiến trúc thanh ghi đa dụng.....	83
Bảng 3.2 Ví dụ một số định dạng lệnh.....	84
Bảng 3.3 Các tác vụ mà lệnh có thể thực hiện	87
Bảng 3.4 Danh sách các bus được sử dụng phổ biến với thông số bus.....	97
Bảng 3.5 Các lựa chọn chính cho một bus.....	99
Bảng 4.1 Thanh ghi tổng quát trong MIPS	108
Bảng 4.2 Các nhóm lệnh phổ biến.....	115
Bảng 4.3 Ví dụ bộ lệnh hợp ngữ MIPS.....	119
Bảng 4.4 Thời gian thực thi mỗi lệnh	122
Bảng 4.5 Bảng mã hoá tập hợp các ánh xạ trong trường mẫu	129
Bảng 5.1 Giá của của vài loại bộ nhớ	142
Bảng 5.2 Kích thước cache của một số hệ thống máy tính	155
Bảng 6.1 So sánh một số thông số của hai loại đĩa CDROM và DVDROM .	191

DANH MỤC CÁC THUẬT NGỮ VIẾT TẮT

Từ viết tắt	Thuật ngữ tiếng Anh	Thuật ngữ tiếng Việt/Giải thích
ADC	Analog to Digital Converter	Bộ chuyên đổi tương tự sang số
AGP	Accelerated Graphic Port	Cổng tăng tốc đồ họa
ALU	Arithmetic and Logic Unit	Đơn vị tính toán số học và logic
ASM	Assembler	Trình hợp dịch
ATA	Advanced Technology Attachments	Chuẩn giao tiếp của thiết bị lưu trữ (HDD / CDROM)
BCD	Binary Coded Decimal	Số thập phân được mã nhị phân
BIOS	Basic Input Output System	Hệ thống vào ra cơ sở
CISC	Complex Instruction Set Computer	Máy tính tập lệnh phức tạp
CPI	Clock Cycles Per Instruction	Số chu kỳ xung cho 1 lệnh
CPU	Central Processing Unit	Đơn vị xử lý trung tâm
CU	Control Unit	Đơn vị điều khiển
DAC	Digital to Analog Converter	Bộ chuyển đổi số sang tương tự
DEMUX	Demultiplexer	Bộ giải ghép kênh
DMA	Direct Memory Access	Truy xuất bộ nhớ trực tiếp
DRAM	Dynamic RAM	RAM động
DVD	Digital Video Disk - Digital Versatile Disk	Đầu đĩa DVD
ECL	Emitter-coupled logic	Mạch logic ghép emitter của transistor
EEPROM	Electrically Erasable Programmable ROM	ROM lập trình và có thể xóa được bằng điện
EISA	Extended ISA	Bus theo chuẩn công nghiệp ISA
EPROM	Erasable Programmable ROM	ROM có thể lập trình có và thể xóa được
HDD	Hard Disk Drive	Ổ đĩa từ
I/O	Interrupt-driver Input/Output	Điều khiển vào ra bằng ngắt
I/O	Input/Output	Vào/Ra
IC	Integrated circuit	mạch tích hợp
IDE	Integrated Drive Electronics	Chuẩn ghép nối đĩa cứng IDE
IR	Instruction Register	Thanh ghi lệnh
ISA	Industrial Standard Architecture	Buýt theo chuẩn công nghiệp ISA
MAR	Memory Address Register	Thanh ghi địa chỉ bộ nhớ
MDR	Memory Data Register	Thanh ghi dữ liệu bộ nhớ
MFLOPS	Millions of Floating-point	Triệu phép toán dấu phẩy động trên

	Operations Per Second		giây (đơn vị tính)
MIMD	Multiple Instruction Stream, Multiple Data Stream		Máy tính nhiều dòng lệnh, nhiều dòng số liệu
MIMD	Multiple Instructions Stream, Single Data Stream		Máy tính nhiều dòng lệnh, một dòng số liệu.
MIPS	Millions of Instructions Per Second		Triệu lệnh trên giây (đơn vị tính)
MSI	Medium Scale Intergration		mật độ tích hợp trung bình
MUX	Multiplexer		Bộ ghép kênh
NMOS	N-channel Metal-Oxide Semiconductor		Transistor MOS kênh n
PATA	Parallel Advanced Technology Attachments		Chuẩn ghép nối đĩa cứng PATA – hay ATA song song
PC	Program Counter		Bộ đếm chương trình
PCB	printed circuit board		bo mạch in
PCI	Peripheral Component Interconnect		Bus PCI
PIO	Programmed Input/Output		Điều khiển vào ra bằng chương trình
PROM	Programable ROM		ROM có thể lập trình
RAID	Redundant Array of Independent Disks		Công nghệ lưu trữ RAID
RAM	Random Access Memory		Bộ nhớ truy cập ngẫu nhiên
RISC	Reduced Instruction Set Computer		Máy tính tập lệnh rút gọn
ROM	Read Only Memory		Bộ nhớ chỉ đọc
SATA	Serial ATA		Chuẩn ghép nối đĩa cứng SATA – hay ATA nối tiếp
SCSI	Small Computer System Interface		Chuẩn giao tiếp tốc độ cao, sử dụng trên các máy chủ (Server)
SIMD	Single Instructions Stream, Multiple Data Stream		Máy tính một dòng lệnh, nhiều dòng số liệu
SISD	Single Instructions Stream, Single Data Stream		Máy tính một dòng lệnh, một dòng số liệu
SP	Stack Pointer		Con trỏ ngăn xếp
SR	Status Register		Thanh ghi trạng thái
SRAM	Static RAM		RAM tĩnh
SSD	Solid State Disk		Đĩa bán dẫn
SSI	Small Scale Integration		Mật độ tích hợp thấp
VLIW	Very Long Instruction Word		Từ lệnh thật dài
VLSI	Very Large-Scale Integration		Mật độ tích hợp rất lớn
VXL	Microprocessor		Bộ Vi xử Lý